

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

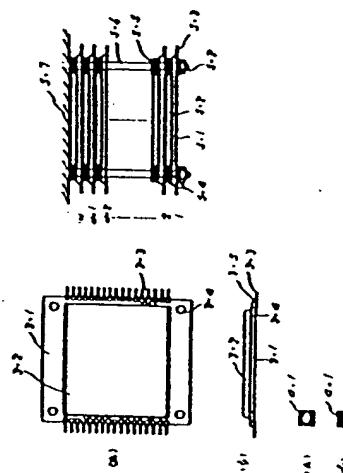
JA 0096756
JUN 1983

(54) MOUNTING METHOD OF MULTICHIIP PACKAGE:

(11) 58-96756 (A) (43) 8.6.1981 (19) JP
 (21) Appl. No. 56-194428 (22) 4.12.1981
 (71) TOKYO SHIBAURA DENKI K.K. (72) YOSHITAKA FUKUOKA
 (51) Int. Cl. H01L23/32, H01L23/02

PURPOSE: To perform mounting of the multichip packages having favorable efficiency by a method wherein penetrating holes of resin blocks are positioned to penetrating holes of two or more provided at the circumferential part of the respective multichip packages, and metal bars are inserted therein to be supported and to be fixed to a case body.

CONSTITUTION: IC's are supported to be fixed to a substrate 3-1, and are sealed airtightly by a cap 3-2. Input-output terminals 3-3 are soldered with silver solder 3-5 outwardly and in parallel with the face of the substrate. The penetrating holes 3-4 are provided in the substrate 3-1 at the circumference of the cap 3-2. Penetrating holes 4-1 of the same diameter with the hole 3-4 of the substrate 3-1 are provided in the resin blocks of Teflon, etc., having a little elasticity, and utilizing the holes 4-1 of the blocks 5-5 thereof and the holes 3-4 of the substrate, the rigid body bars 5-6 of metal, etc., are inserted using the blocks 5-5 as the interlayer insulators, and the tips are fixed by screws to the case body 5-7. By this constitution, the multichip packages of a large number can be mounted having favorable efficiency and in high density to the case body having a space in the perpendicular direction.



⑩ 日本国特許庁 (JP)
⑪ 公開特許公報 (A)

① 特許出願公開

昭58-96756

著者記号

内整理番号
6240-5F
7738-5F

② 公開 昭和58年(1983)6月8日

発明の数 1
審査請求 未請求

③ マルチチップパッケージの実装方法

④ 特許出願 昭56-194428

⑤ 出願日 昭56(1981)12月4日

⑥ 発明者 福岡義孝

川崎市幸区小向東芝町1 東京芝浦電気株式会社総合研究所内

⑦ 出願人 東京芝浦電気株式会社

川崎市幸区堀川町72番地

⑧ 代理人 弁理士 則近恵佑 外1名

(全 5頁)

発明の明細書 相 違 備

発明の名称

③ マルチチップパッケージの実装方法

特許請求の範囲

① 配線基板上に複数個の電子的機能要求を有する入出力端子を形成した配線基板の周辺部に電子的機能要求であるチップ部品等表面に平行に配線基板の外向きに入出力端子を形成し、全体を気密封するべくキャップ等の基体を構成したマルチチップパッケージの実装方法に於て、前記第1の配線基板の気密封止すべく形成されたキャップ等の基体の周辺部の少なくとも2ヶ所以上に通孔を開け、第2の基板の配線基板の周辺部にも第1の基板と同一箇所に同一サイズの通孔を開け、第2の通孔より最も大きな大きさを有し、それよりはほほ同二サイズの穴孔を具備してなる高周波マルチチップパッケージの気密封止用の端子等の基体の前記配線基板表面からの高さを多少高めの多少弾力性を有するブロックをして、此ブロックを各々の配線基板間及び配線基板と基体との間に挿入し、第1から第2までの配線基板のすべての通孔と、各々の配線基板間及び配線基板と基体等の基体との間に挿入した各々のブロックのすべての通孔とを対応する様な少々多くとも2本以上の用体棒を、前記すべての通孔に挿入し、その用体棒の先端部を基体等の基体に固定せしめる事により、第1から第2までのマルチチップパッケージを支持固定せしめる事を特徴とするマルチチップパッケージの実装方法。

② 基体等の基体に支持固定された第1～第2までの各々のマルチチップパッケージの配線基板の電子的機能要求であるチップ部品等表面と平行に配線基板の外向きに形成された前記各々の入出力端子の存在している位置と同一位置配線を有する入出力端子の大きさより多少大きめの通孔を有し、特定の回路機能を有すべく配線を形成したフレキシブル配線基板を形成し、はフレキシブル配線基板を第1～第2のマルチチップパッケージの各々の入出力端子に挿入し、固定する事により、第1～第2までのマルチチップパッケージ相互間の電

的成膜を形成する事を特徴とする前記特許請求の範囲第1項記載のマルナップパッケージの製成方法。

四脚多孔導入性を有するブロックがブロック形状ではなく、前記配線基板のキャップ等の石体の周辺部に設けた少々くとも2ヶ所以上の通孔と

同一位置にはほぼ同一の大きさの通孔を設け、前記気密対止すべきキャップ等の石体の周辺を組り替えて周状構造を有する事を特徴とする前記特許請求の範囲第1項記載のマルナップパッケージの製成方法。

3. 発明の詳細な説明

発明の属する技術分野

本発明は、配線基板上に複数個の電子的回路要素をチップ状態で実装し、全体を氣密封止すべくキャップ等の石体を搭載したマルナップパッケージの製成方法に関するものである。

従来技術とその問題点

近年、電子機器の小型化、複雑化、高速化、高信頼性化の要求が著しく高まって来ており、それ等

の要求を満足すべく例えばアルミニウムセラミック基板上に導体ペースト及び絕縁体ペーストを印刷後、焼成を繰り返し、開拓する事により特定の回路機能を持たせる所謂の複数回路基板、あるいはグリーンシート上に導体ペーストと絶縁体ペーストを複数回頭で繰り返し焼成した後、露元界層気

中で同時に成形する事により特定の回路機能を持たせる所謂の印製回路ノクライメドセラミック基板の如きであり、これらは、あるいはグリーンシートに金属性パンチング等のチップ等のナットにより通孔を形成し、その上に導体ペーストを印3-2はそれらの焼成後、それ等のグリーンシートを複数枚重く配置せば3-1力を合わせて圧した後、露元界層気中で同時に成形すアイング石の手作る事により特定の回路機能を持たせる所謂のシーブ体を示す。またト相隔板等により形成した高密度配線基板上に1-1のチップ等、Cチップ等のチップ等の石体を複数個実装し、全体を組みあわせれば、気密封止する所謂のマルナップパッケージが成された入出力部、技術が開発されつつある。

「日本発明による」との様なマルナップパッケージの外観構造とチップ等の石体3-1としては、第1図に示す如く高密度配線基板1-1上に(ケル)の穴孔を示

(3)

例えばハンド付けあるいはウェルディング等により支持固定されたキャップ等の石体1-2、及び配線基板1-1の周辺部に例えばハンド付けあるいは銀ワイヤー付け等により形成された入出力端子1-3から構成されている。因にレジテ1-4は電子的接続要素であるICチップを、1-5は同じくコンデンサー等のチップを示してレジテ、また1-6は、それ等のICチップ1-5と配線基板1-1との電気的接続を形成する例えばAu銀等のワイヤーハウジング等を示している。この様なマルナップパッケージを複数個使用して1つのシステムを形成するわけでもあるが、この様な場合、従来ある2回(回路平面図、回路構成図)に示す如く所謂のプリント配線基板2-1-4上に第1図に示すマルナップパッケージの入出力端子1-3を取り除き成形し、その入出力端子2-3を前記プリント配線基板2-1-4上にスルーホール内に挿入し、又はハンド付け2-5等で支持固定する事によりマルナップパッケージを複数個プリント配線基板上に実装し、各々のマルナップパッケージの電気的接続を形

(4)

成する事により1つのシステムを形成していくマルナップパッケージにて、2-1はマルナップパッケージ1地となつた。5-1は配線基板、2-2は気密封止用のキャップ等の配線基板、5-2石体をそれぞれ示している。しかしながらこの時、チップ等の石体、方法では、形成すべき1つのシステムを組み立てる入出力端子を、石体等の石体の平面的な面積が前記マルナップパッケージの入出力端子を有する場合は問題はないが、前記正方形から前角までのY、の石体の平面的な面積がマルナップパッケージ(第1回)の平面的な面積とほぼ同等な面積(K金属ワイヤー等)存在しない場合には、その石体等の石体内にシング付ける事によって可構成配線基板(第2回)にあらかじめ各入出力端子5-3

所定の各入出力端子5-3に所定の各入出力端子5-3に挿入しき、当該可構成配線基板(第2回)をマルナップパッケージを実装する方法を提供する事である。又は、本発明は前記石体等の石体の平面的な面積を前記正方形に於て、前記マルナップパッケージの電気的接続を形

(5)

-222-

(6)

本発明によると、前記部材等の表面に形成された凹部を印加する方法により構成の固定する方法である。

本発明によれば、

下記と組合せベース

した後、通常基板

の表面を接着

メドセラミック基板

に金属シングル等

に固体ベースを印

シートを接着後直

接基板で同時に皮

料を所用するク

ロ皮膜基板上に

接着実施し、全体を

トップパッケージン

に組合せられ

る。

以下、本発明の一実施例を図面を併用しながら

説明する。第1回(回平面図、回側面図)は、本

発明によるマルナップパッケージの構造を示す

ものであり、3-1は電子的成形部であるIC

チップ等のチップ部品は支持固定する配線基板、

3-2はそれらのチップ部品全体を気密封止すべ

く配線基板3-1上にハンダ付けあるいはウエ

ディング等の手法により形成されたチップ等の

基板を示す。また3-3は、マルナップパッケ

ージのチップ部品搭載面に平行に外向きにハンダ

付けあるいは銀ロード-5付け等の手法により形

成された出入力端子を示すものである。また3-4

は本発明による気密封止すべく形成されたチッ

パッケージの外観構造とチップ等の基板3-2の周辺部の配線基板3-1に

形成された少々とも2ヶ所以上(例においては

(配線基板3-1上)の孔)の在孔を示している。第2回(3)は平面図、

(7)

チップを形成していく。チップパッケージを効率よく実現する事が出来た。3-1はマルナップパッケージの配線基板、3-2は気密封止すべく形成されたチップ等の基板、3-3はマルナップパッケージの入出力端子を示す。また3-8は前記金属等の基板等の先端を例えばボルト等により引き止める位置を示す。ここに於て、各々の取扱いN1-N2でのマルナップパッケージの入出力端子3-3の電気的接続の形成方法としては、金属ワイヤー等を接続導線を起さず事なく、直接付ける事によって形成しても良いが、例を挙げると、例えば、チップ等の基板等の先端を例えばボルト等により引き止める位置N1-N2でのマルナップパッケージの入出力端子3-3の存在する位置に通孔を設け、各々の基板等の先端を例えばボルト等により引き止める位置N1-N2でのマルナップパッケージの入出力端子3-3に挿入し、ハンダ付け等の方法により容易に接続性良く各々のマルナップパッケージ

(9)

(例は第1回)は、本発明による配線基板3-1を囲つける事のない様な多少弾力性を有する例えばテフロン等の樹脂ブロックを示しておき、その例えばテフロン等の樹脂ブロックには、前記配線基板3-1の周辺部に形成された通孔3-4とはほぼ同一サイズの通孔4-1が形成されている。第3回は本発明によるマルナップパッケージ(第3回)を複数等の基板5-7に実現した実現方法を示す側面図である。すなわち第1のマルナップパッケージから第Nのマルナップパッケージの各々の周辺及び第Nのマルナップパッケージと正体との間に、前記マルナップパッケージの周辺部に設けた少なくとも2ヶ所以上の通孔3-4の存在する位置に前記例えばテフロン等の樹脂ブロック5-5の通孔4-1の位置を合わせ当該テフロン等の樹脂ブロック5-5(第4回)を挿入し、これ等の通孔、復数個の3-4及び4-1を元通りする様を例えば金属等の剛体棒5-6を挿入し、その先端をネジ止め等の方法にて剛体棒の基板5-7に支持固定する事により第1から第Nまでの

(8)

の入出力端子5-3間の電気的接続が形成され得るであろう。

発明の効果

本発明を採用する事により、平面的に小さな面積しか有さないが、それに垂直な方向にはある程度のスペースを有する正体等の基体に多段のマルナップパッケージを効率よく非常に高密度に実装する事が可能となった。

発明の実形例

尚、本発明の一実施例の図面による説明で、前回の例えばテフロン等の樹脂ブロックは、第6回(回平面図、回側面図)に示す通り、前記マルナップパッケージの気密封止すべく形成されたチップ等の基板の周縁を囲む環状構造式してもよい。但し通孔6-1は、マルナップパッケージの配線基板の周辺部に設けた通孔と同一位置に設け同一サイズで形成する事が必要である。また、本発明のマルナップパッケージの配線基板及び気密封止すべきチップ等の基板は、すべて長方形にて説明して来たが、これは内形あるいは

1-3, 2-3, 3-3, 5-3...マルチップパッケージの
入出力端子。

2-4...プリント配線基板。

3-4, 5-4...本発明により形成されたマルチップパッケージ用配線基板周辺の通孔。

5-6...本発明による金属等の固体部。

5-7...筐体等の基体。

図3 図

(a)

代理人 助理士 朝近屋佑
(ほか1名)

図4 図

(a)

(b)

(c)

(d)

(e)

(f)

(g)

(h)

(i)

(j)

(k)

(l)

(m)

(n)

(o)

(p)

(q)

(r)

(s)

(t)

(u)

(v)

(w)

(x)

(y)

(z)

(aa)

(bb)

(cc)

(dd)

(ee)

(ff)

(gg)

(hh)

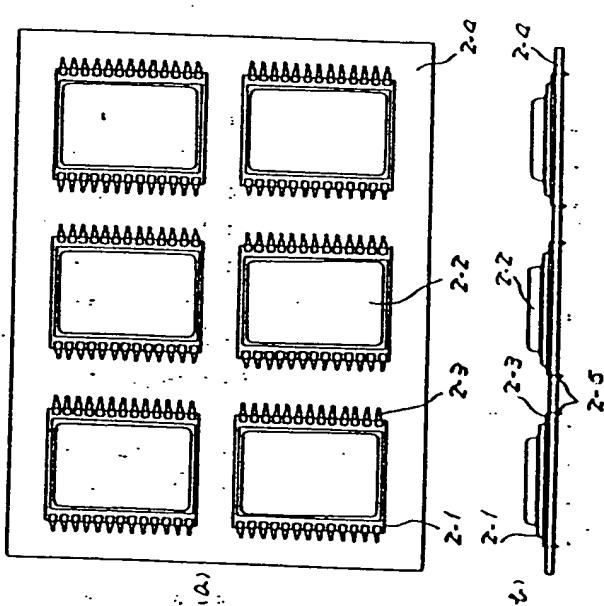
(ii)

(jj)

(kk)

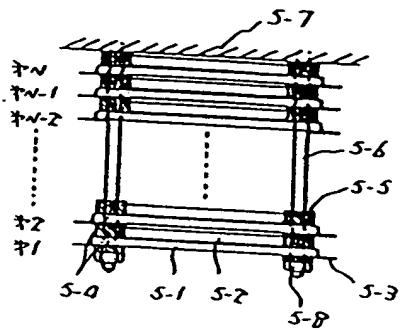
(ll)

(mm)



特許58-96756(5)

第5 図



第6 図

